

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

MENU

SEARCH

INDEX

DETAIL

JAPANESE

NEXT

1 / 2

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-152728

(43)Date of publication of application : 23.05.2003

(51)Int.Cl.

H04L 12/28

H04J 3/00

(21)Application number : 2001-347956

(71)Applicant : SHARP CORP

(22)Date of filing : 13.11.2001

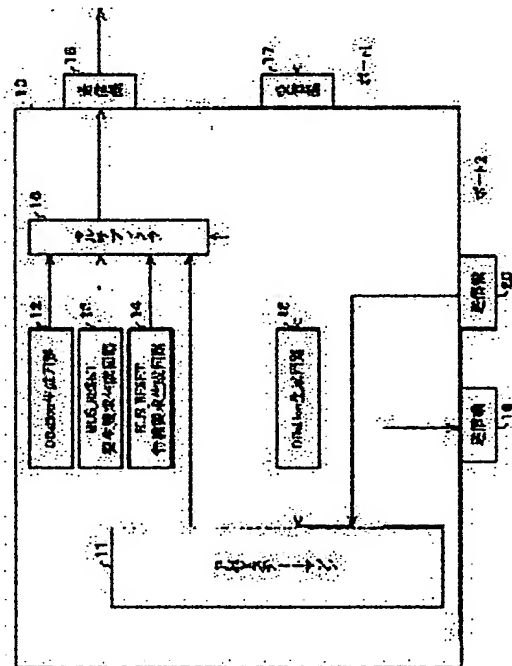
(72)Inventor : FUKAE FUMIHIRO

(54) DATA COMMUNICATION METHOD, TRANSMISSION RECEPTION CIRCUIT, INFORMATION DEVICE PROVIDED WITH THE TRANSMISSION RECEPTION CIRCUIT, AND INFORMATION COMMUNICATION NETWORK

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a transmission reception circuit that can transmit/receive added information between nodes in the case of automatically reconfiguring a network by an added or eliminated node.

SOLUTION: The transmission reception circuit 10 is provided to a node to transmit/receive a data signal and an arbitration signal (control code) between nodes. The transmission reception circuit 10 is provided with a transmission section and a reception section. The transmission section is provided with: a PHY state machine 11 for generating a control code; a BUS-RESET generation request generating circuit 13 that generates a BUS-RESET generation request signal (information code); and a multiplexer 15 that selects and transmits either code of the control code and the information code under the control of the PHY state machine 11. The reception section is provided with a Dilution discrimination circuit 18 that discriminates whether the received signal is the control code or the information code.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-152728

(P2003-152728A)

(43) 公開日 平成15年5月23日 (2003.5.23)

(51) Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 4 L 12/28

2 0 0

H 0 4 L 12/28

2 0 0 Z 5 K 0 2 8

H 0 4 J 3/00

H 0 4 J 3/00

B 5 K 0 3 3

審査請求 未請求 請求項の数12 O L (全 19 頁)

(21) 出願番号 特願2001-347956(P2001-347956)

(22) 出願日 平成13年11月13日 (2001. 11. 13)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 深江 文博

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100080034

弁理士 原 謙三

Fターム(参考) 5K028 BB01 CC05 KK01 KK11 MM12

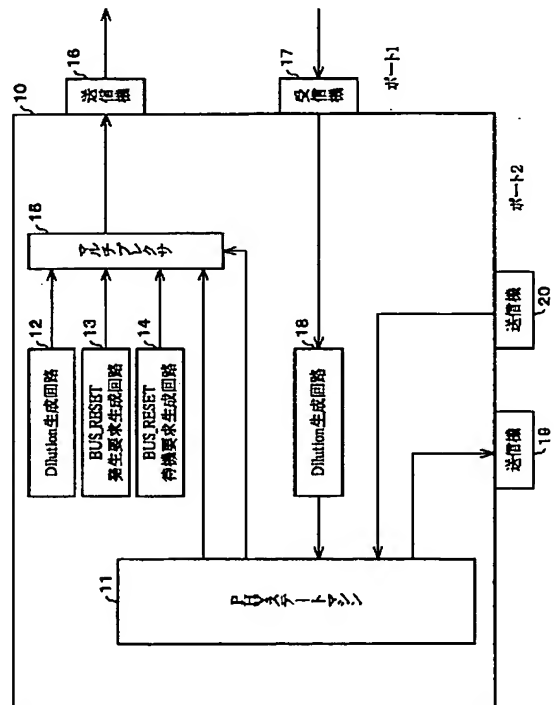
5K033 AA09 BA01 EA02 EA05 EC02

(54) 【発明の名称】 データ通信方法、送受信回路、該送受信回路を備えた情報機器および情報通信ネットワーク

(57) 【要約】

【課題】 ノードの追加または削除によりネットワークを自動的に再構成する際に、追加の情報をノード間で送受信できる送受信回路を提供する。

【解決手段】 送受信回路10は、ノード間で、データ信号と、アービトレーション信号(制御コード)との送受信を行なうためにノードに配備される。送受信回路10は、送信部と受信部とを備える。該送信部は、制御コードを生成するPHYステートマシン11と、BUS_RESET発生要求信号(情報コード)を生成するBUS_RESET発生要求生成回路13と、前記制御コードおよび前記情報コードのうち何れか1つのコードをPHYステートマシン11の制御により選択して送信するマルチプレクサ15とを備える。前記受信部は、受信した信号が、前記制御コードまたは前記情報コードであるか否かを判別するDilution判別回路18を備える。



【特許請求の範囲】

【請求項 1】 ノード間でデータ信号および制御信号の送受信を行なうデータ通信方法であって、前記制御信号を送信する際には、所定の間隔で制御コードを送信するとともに、前記制御コードを送信するタイミング以外の所定のタイミングで情報コードを送信することを特徴とするデータ通信方法。

【請求項 2】 情報コードは、ネットワークの再構成を要求するコード、またはノードを識別する識別コードであることを特徴とする請求項 1 に記載のデータ通信方法。

【請求項 3】 ノード間でデータ信号および制御信号の送受信を行なうためにノードに配備される送受信回路であって、

前記制御信号となる制御コードおよび情報コードを生成するコード生成部と、

前記コード生成部にて生成される前記制御コードおよび前記情報コードのうち何れか 1 つのコードを送信する制御部とを有する送信部と、

受信した信号が、前記制御コードまたは前記情報コードであるか否かを判別する判別部を有する受信部とを備えることを特徴とする送受信回路。

【請求項 4】 情報コードは、ネットワークの再構成を要求するコードであることを特徴とする請求項 3 に記載の送受信回路。

【請求項 5】 情報コードは、送受信回路を識別する識別コードであることを特徴とする請求項 3 に記載の送受信回路。

【請求項 6】 他の送受信回路に接続する複数のポートと、複数の前記ポートのうち或るポートから受信した識別コードと自己の識別コードとを比較する比較部とをさらに備えており、

制御部は、受信した識別コードが自己の識別コードよりも大きい場合および小さい場合のうち、一方の場合には自己の識別コードを、他方の場合には受信した識別コードを、受信したポートとは別のポートから送信するとともに、等しい値である場合には他の送受信回路との間でループを形成していると判断することを特徴とする請求項 5 に記載の送受信回路。

【請求項 7】 制御部は、受信した識別コードを送信する場合には、受信したポートから自己の識別コードを送信しないように制御し、他の送受信回路との主従関係を決定する制御コードを受信したポートから自己の識別コードまたは受信した識別コードを送信しないように制御し、あるいは、前記主従関係が決定したポート以外のポートが残り 1 つである場合には、何れのポートからも自己の識別コードまたは受信した識別コードを送信しないように制御することを特徴とする請求項 6 に記載の送受信回路。

【請求項 8】 制御部は、他の送受信回路との間でループ

を形成していると判断した場合には、自己の識別コードを送信したポートまたは受信したポートに対して、信号を送信しないようにすることにより、該ループを解除することを特徴とする請求項 6 または 7 に記載の送受信回路。

【請求項 9】 制御部は、ネットワークを初期化する際、または、他の送受信回路との主従関係を決定する際のみ、情報コードとして識別コードを送信することを特徴とする請求項 5 から 8 の何れか 1 項に記載の送受信回路。

【請求項 10】 コード生成部は、情報コードが存在するか否かを判別するフラグ信号をさらに生成し、判別部は、受信した信号が前記フラグ信号であるか否かをさらに判別することを特徴とする請求項 3 から 9 の何れか 1 項に記載の送受信回路。

【請求項 11】 請求項 3 から 10 の何れか 1 項に記載の送受信回路を備えることを特徴とする情報機器。

【請求項 12】 請求項 11 に記載の複数の情報機器が接続されていることを特徴とする情報通信ネットワーク。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、パーソナルコンピュータやその周辺機器、オーディオビジュアル機器どうしを接続するためのシリアルバスに利用されるデータ通信方法、送受信回路、該送受信回路を備える情報機器、および該情報機器を用いた情報通信ネットワークに関するものである。

【0002】

【従来の技術】 前記シリアルバスの通信規格としては、米国電気電子学会 (IEEE) 1394 ハイ・パフォーマンス・シリアル・バス規格 (以下、「IEEE 1394 規格」と称する。) がある。

【0003】 IEEE 1394 規格では、100 (98.304) Mbps, 200 (196.608) Mbps, 400 (393.216) Mbps でのデータ転送が規定されており、上位転送速度を持つ 1394 ポートは、その下位転送速度との互換性を保持するように規定されている。なお、括弧内の数値は実際の転送速度を示す。これにより、100 Mbps, 200 Mbps, 400 Mbps のデータ転送速度が同一ネットワーク上で混在可能となっている。

【0004】 また、IEEE 1394 規格では、図 15 に示すように、転送データが DATA (データ) とその信号を補う STROBE (ストロブ) との 2 信号に変換されており、この 2 信号の排他的論理和をとることにより CLOCK (クロック) を生成することができるようにした DS-Link (Data/Strobe Link) 符合化方式の転送フォーマットが採用されている。

【0005】 物理層 (フィジカルレイヤ) におけるアー

ビットレシジョン信号は、TPA/TPA*、TPB/TPB*の2組のツイストペア線によって表現される。一組のツイストペア線TPA/TPA*は、ストロブ信号(Strb_TX)を送信すると共に、データ信号(Data_RX)を受信する。一方、もう一組のツイストペア線TPB/TPB*は、データ信号(Data_TX)を送信すると共に、ストロブ信号(Strb_RX)を受信する。

【0006】Strb_Tx信号、Data_Tx信号、Strb_Enable信号及びData_Enable信号は、制御コードから、アービトレーション信号(Arb_A_Rx, Arb_B_Rx)を生成するために用いられる。ここで、送信アービトレーション信号の値とその意味は、図16に示すようになり、また、受信アービトレーション信号とその意味は、図17に示すようになる。

【0007】また、IEEE1394規格では、その接続方式として、デジチェーンとノード分岐との2種類の方式が使用できる。デジチェーン方式では、1394ポートを備える機器が最大16ノードまで接続でき、そのノード間の最長距離が4.5mとなっている。また、ノード分岐を併用することにより、規格最大の43ノード(物理的なノード・アドレス)まで接続することが可能なネットワークを構成することができる。

【0008】また、IEEE1394規格では、ケーブルの抜き差しを、機器が動作している状態、すなわち電源が入っている状態で行うことが可能であり、ノードが追加又は削除された時点で、自動的にネットワークの再構成を行うようになっている。このとき、接続されたノードの機器を自動的に認識することができ、接続された機器のIDや配置は、送受信回路上で管理される。

【0009】IEEE1394規格においては、該規格に従うバスにより構成されたネットワークの状態としては、大きく分けると、BUS_RESETフェーズ、TREE_IDフェーズ、SELF_IDフェーズ、およびDATA_TRANSFERフェーズの4つの状態がある。

【0010】BUS_RESETフェーズでは、あるノードが送信したBUS_RESETのアービトレーションコードが、バス全体に送信され、ネットワークが初期化される。TREE_IDフェーズでは、初期化されたネットワークトポロジーから、各ノード間で親子決めが行なわれ、最後に親ノードになったノードがルートノードとなり、その後のバスを管理する。

【0011】SELF_IDフェーズでは、自ノードの情報(ノードID、転送可能速度など)をSELF_IDパケット内の所定領域に割り当てて、バス上にSELF_IDパケットを送信する。他のノードは、バスを介して受信したSELF_IDパケットの各領域を解析することで、バスに接続した各ノードの情報を得ることが

できる。DATA_TRANSFERフェーズでは、通常のデータ転送が可能である。

【0012】4つの前記状態は順番に遷移するため、通常のデータ転送を行なうには、SELF_IDフェーズまで正常に終了している必要がある。

【0013】以下に、TREE_IDフェーズでのルートノードが決定するまでの各ノードの動作を図18に基づいて説明する。図18は、7台のノードA～Gがツリー状に接続されている状態を示している。

【0014】TREE_IDフェーズでの親子決めには、以下のルールがある。1. 接続されているポート数が1つであるノード(以下、「リーフノード」と称する。)は、直ちにPARENT_NOTIFYを該ポートに送信する。2. 接続されているポートからPARENT_NOTIFYを受信したノードは、該ポートに対してCHILD_NOTIFYを送信する。これにより、PARENT_NOTIFYおよびCHILD_NOTIFYを送受したノード間で、PARENT_NOTIFYを受信したノードが親ノードになり、CHILD_NOTIFYを受信したノードが子ノードになる。3. 接続されているポートを2つ以上有するノード(以下、「ブランチノード」と称する。)は、接続されているポートのうち、相手ノードとの親子決めが未だ終了していないポートが残り1つとなったときに、該ポートにPARENT_NOTIFYを送信する。4. 上記1～3のルールが適用されている状態で、最後にCHILD_NOTIFYを送信して親ノードとなったノードがルートノードとなる。

【0015】上記のルールを図18の場合に適用する。まず、リーフノードであるノードDがブランチノードであるノードBに対してポートp0からPARENT_NOTIFYを送信し、ノードBがポートp0からPARENT_NOTIFYを受信すると、ポートp0からCHILD_NOTIFYを送信する。

【0016】このハンドシェイクにより、ノードBが親ノードとなり、ノードDが子ノードとなる。同様にして、ノードBとノードEとの間、ノードCとノードFとの間、およびノードCとノードGとの間で親子決めが行なわれ、各ノード間で、ノードB、ノードCおよびノードCが親ノードとなり、ノードE、ノードFおよびノードGが子ノードとなる。

【0017】次に、ノードBは、接続されている3つのポートp0～p2のうち、2つのポートp0・p1が親子決めを終了しているから、残りのポートp2からノードAにPARENT_NOTIFYを送信する。ノードAは、ポートp0からPARENT_NOTIFYを受信すると、ポートp0からノードBにCHILD_NOTIFYを送信する。

【0018】このハンドシェイクにより、ノードAが親ノードとなり、ノードBが子ノードとなる。同様にし

て、ノードAとノードCとの間で親子決めが行なわれ、ノードAが親ノードとなり、ノードCが子ノードとなる。

【0019】最後に、CHILD_NOTIFYを送信して親ノードになったノードAがルートノードとなり、その後のバスを管理する。

【0020】上記のように親子決めを行なう場合、ネットワークトポロジ上でループが形成されると、ループを構成するノードは、全てブランチノードとなり、接続された2個以上のポートが、親子決めを終了した状態にならず、TREE_IDフェーズが終了しない。このため、IEEE1394-1995およびIEEE1394a-2000規格では、ループが形成されることを禁止している。

【0021】近時、通信路として、従来のメタルケーブルに代えて、POF（プラスチック光ファイバ）を使用し、IEEE1394-1995およびIEEE1394a-2000に準拠したパケットの転送を可能とする新しい通信方式（OP i.LINK（登録商標） Ver. 1.0）が提案されている。

【0022】この方式は、単芯のPOFで全二重通信を行なう方式である。単芯のPOFで全二重通信を行ない、相手ポートのクロックスピードが自ポートのそれに近いとき、自ポートが周期的な波形を送りつづけると、ジッタに偏りが生じて、ジッタの許容量を示すジッタレランスが悪化することが知られている。

【0023】これを防ぐために、前記のOP i.LINK（登録商標） Ver. 1.0 では、図19に示すように、制御信号を送信する際に、同一制御コードを繰り返し送信する従来の方式ではなく、制御コードとランダムなデータコードを所定の規則に従って送信するDilution方式を採用している。

【0024】前記ランダムなデータとして、OP i.LINK（登録商標） Ver. 1.0 では、図20に示すように、擬似乱数生成アルゴリズムで生成される擬似乱数を用いることが規定されており、通信路で対向するポート間で排他的に定まるprimaryという1ビットの信号を用いることにより、対向するノードがそれぞれ送信する信号の相関を少なくしている。

【0025】受信側では、制御コードを受信したときのみ、自ポートの受信している制御コードを更新することで、制御コードの送受信を可能としている。

【0026】

【発明が解決しようとする課題】上記シリアルバス規格に基づいて構成されたネットワークにおいて、ノードの追加または削除によりネットワークを自動的に再構成する際に、以下のような問題点が発生する。

【0027】ノード間でデータの転送中に、ノードが追加または削除されると、該データ転送が中断され、ネットワークが再構成された後に、データ転送が再開され

る。このため、データ転送に遅延が生じるから、ノード間でリアルタイム性が要求されるデータ転送を行なう場合には問題となる。

【0028】また、ノードの追加により、トポロジに関してループが形成されることがあり、前述のように、ループの形成を禁止しているネットワークにおいては、ループの検出と位置の特定とが必要となる。

【0029】ループを検出する発明としては、特開2000-4249号に記載のバスシステムがある。このバスシステムでは、各ノードにループ検出装置を設け、ループ検出装置どうしを、ノードどうしの接続と同様に接続し、ループ検出装置がループ検出を行なうことにより、ループの検出と位置の特定とを行なっている。このバスシステムを用いると、ループの検出を確実に行なうことができるが、ノードと同数のループ検出装置が必要となる。

【0030】ループを検出する他の発明としては、特開2000-31973号に記載のデータ伝送システムがある。このデータ伝送システムでは、TREE_IDフェーズにおいて、各ノードは、PARENT_NOTIFYの送受信がない時間を測定し、前記時間が所定時間を経過すると、ループが形成されていると判断している。

【0031】しかしながら、多数のノードが接続されている場合には、親子決めにかかる時間が長くなるから、このデータ伝送システムでは、前記所定時間が短いと、ループが形成されていると誤って判断する可能性がある。また、前記所定時間が長いと、ネットワークを再構成するまでの時間が長くなることになる。

【0032】本発明は、ノードの追加または削除によりネットワークを自動的に再構成する際に、追加の情報をノード間で送受信できるデータ通信方法または送受信回路を提供することを目的とする。

【0033】

【課題を解決するための手段】上記課題を解決するため、本発明のデータ通信方法は、ノード間でデータ信号および制御信号の送受信を行なうデータ通信方法であって、前記制御信号を送信する際には、所定の間隔で制御コードを送信するとともに、前記制御コードを送信するタイミング以外の所定のタイミングで情報コードを送信することを特徴としている。

【0034】ここで、情報コードとは、情報通信ネットワークを構成する上で必要な情報を含むものである。

【0035】上記の方法によると、制御信号を送信する際に、制御コードとともに情報コードを送受信することができるから、ノードは、種々の情報を送受信することができ、ネットワークを自動的に再構成する際に生じる種々の問題点を、送受信した種々の情報により解決することができる。

【0036】例えば、前記情報コードは、ネットワーク

の再構成を要求するコードであってもよい。この場合、ノードが追加または削除されると、ノードが、ネットワークの再構成を要求する制御コードを送受信し、該制御コードに基づいて処理されることにより、ネットワークが自動的に再構成される。

【0037】このとき、上記の方法により、ノードが、ネットワークの再構成を要求する制御コードを送信する前に、ネットワークの再構成を要求する情報コードを送信することにより、各ノードがネットワークの再構成を即時に行なうことができ、例えば、ネットワークの再構成を待機するコードを情報コードとして送信することにより、ネットワークの再構成を待機することができる。

【0038】このように、ネットワークの再構成を要求するコードを情報コードとして送信することにより、各ノードがネットワークの再構成を即時に行なうことができ、例えば、リアルタイム性の要求されるデータ転送のような、即時に行なうべき処理が終了した後に、ネットワークの再構成を行なうことができる。

【0039】さらに、前記情報コードは、ノードを識別する識別コードであってもよい。この場合、ネットワークを再構成する際に、ノードは、制御コードとともに、ノードを識別する識別コードを送受信することができる。これにより、ノードは、あるポートから送信した自己の識別コードを別のポートから受信することにより、ループが形成されていることを検出できる。

【0040】また、本発明の送受信回路は、ノード間でデータ信号および制御信号の送受信を行なうためにノードに配備される送受信回路であって、前記制御信号となる制御コードおよび情報コードを生成するコード生成部と、前記コード生成部にて生成される前記制御コードおよび前記情報コードのうち何れか1つのコードを送信する制御部とを有する送信部と、受信した信号が、前記制御コードまたは前記情報コードであるかを判別する判別部を有する受信部とを備えることを特徴としている。

【0041】上記の構成によると、送受信回路は、送信部において、コード生成部にて生成された情報コードを送信できるとともに、受信部において、他の送受信回路から受信した信号から情報コードを判別部にて判別することにより、情報コードを受信できる。

【0042】従って、本発明の送受信回路は、情報コードを送受信することにより、種々の情報を送受信することができ、例えば、ネットワークを自動的に再構成する際に生じる種々の問題点を、送受信した種々の情報により解決することができる。

【0043】例えば、前記情報コードは、ネットワークの再構成を要求するコードであってもよい。この場合、送受信回路が、ネットワークの再構成を要求する制御コ

ードを送信する前に、ネットワークの再構成を要求する情報コードを送信することにより、各送受信回路がネットワークの再構成を即時に行なうことができ、例えば、ネットワークの再構成を待機するコードを情報コードとして送信することにより、ネットワークの再構成を待機することができる。

【0044】このように、ネットワークの再構成を要求するコードを情報コードとして送信することにより、各送受信回路がネットワークの再構成を即時に行なうことができ、例えば、リアルタイム性の要求されるデータ転送のような、即時に行なうべき処理が終了した後に、ネットワークの再構成を行なうことができる。

【0045】さらに、前記情報コードは、送受信回路を識別する識別コードであってもよい。この場合、ネットワークを再構成する際に、送受信回路は、制御コードとともに、送受信回路を識別する識別コードを送受信することができる。これにより、送受信回路は、あるポートから送信した自己の識別コードを別のポートから受信することにより、自己の送受信回路が、ループを構成するノードの1つであることを検出できる。

【0046】さらに、本発明の送受信回路は、上記の構成において、他の送受信回路に接続する複数のポートと、複数の前記ポートのうち或るポートから受信した識別コードと自己の識別コードとを比較する比較部とをさらに備えており、前記制御部は、受信した識別コードが自己の識別コードよりも大きい場合および小さい場合のうち、一方の場合には自己の識別コードを、他方の場合には受信した識別コードを、受信したポートとは別のポートから送信するとともに、等しい値である場合には他の送受信回路との間でループを形成していると判断することを特徴としている。

【0047】上記の構成によると、ループを形成する送受信回路のうち、最大または最小の識別コードを有する送受信回路は、或るポートから自己の識別コードを送信すると、別のポートから自己の識別コードを受信することになり、これにより、ループを形成する送受信回路の1つであることを検出することができる。

【0048】さらに、本発明の送受信回路は、上記の構成において、前記制御部が、受信した識別コードを送信する場合には、受信したポートから自己の識別コードを送信しないように制御し、他の送受信回路との主従関係を決定する制御コードを受信したポートから自己の識別コードまたは受信した識別コードを送信しないように制御し、あるいは、前記主従関係が決定したポート以外のポートが残り1つである場合には、何れのポートからも自己の識別コードまたは受信した識別コードを送信しないように制御することを特徴としている。

【0049】送受信回路は、受信した識別コードを送信

する場合、受信したポートから自己の識別コードを送信しても、相手の送受信回路は、相手の送受信回路が有する識別コードを送信することになり、該送信が無駄になる。

【0050】また、ループを構成する送受信回路どうしは、互いの主従関係を決定できない。このことから、他の送受信回路との主従関係を決定する制御コードを受信した場合には、相手の送受信回路は、ループを構成していないことを意味している。従って、前記制御コードを受信したポートから識別コードを送信しても、ループは検出されないから、該送信が無駄になる。

【0051】また、前記主従関係が決定したポート以外のポートが残る1つであるということは、この送受信回路は、ループを構成していないことを意味している。従って、この送受信回路から識別コードを送信しても、ループは検出されないから、該送信が無駄になる。

【0052】従って、本発明の送受信回路は、前記の何れかの条件を満たす場合には、制御部により識別コードを送信しないように制御されるから、送信の無駄を省略することができる。また、情報コードを送信しない分、ランダムなデータコードを送信できるから、情報コードを送信することによるDilutionの効果の低減を抑えることができる。

【0053】さらに、本発明の送受信回路は、上記の構成において、前記制御部が、他の送受信回路との間でループを形成していると判断した場合には、自己の識別コードを送信したポートまたは受信したポートに対して、信号を送信しないようにすることにより、該ループを解除することを特徴としている。

【0054】例えば、OP i.LINK（登録商標）規格の場合、送受信回路が或るポートから信号を所定期間受信していないと、該ポートの接続が切断されるようになっている。

【0055】従って、本発明の送受信回路を、前記規格のように、或るポートから信号を所定期間受信していないと、該ポートの接続が切断される仕様に適用することにより、ループを自動的に解消することができる。

【0056】さらに、本発明の送受信回路は、上記の構成において、前記制御部が、ネットワークを初期化する際、または、他の送受信回路との主従関係を決定する際にのみ、情報コードとして識別コードを送信することを特徴としている。

【0057】ループは、ノードの追加または削除によりネットワークを初期化する際に形成され、また、ループが形成されると、各ノードの主従関係を決定することができない。

【0058】従って、本発明の送受信回路は、ループが形成される際、または、ループの形成により問題となる場合においてのみ、識別コードを送信することにより、送信の無駄を省略することができる。また、情報コード

を送信しない分、ランダムなデータコードを送信できるから、情報コードを送信することによるDilutionの効果の低減を抑えることができる。

【0059】さらに、本発明の送受信回路は、上記の構成において、前記コード生成部が、情報コードが存在するか否かを判別するフラグ信号をさらに生成し、前記判別部が、受信した信号が前記フラグ信号であるか否かをさらに判別することを特徴としている。

【0060】情報コードの送受信を行なわない従来の送受信回路は、情報コードを送信する期間には、ランダムなデータコードを送信することになる。このため、情報コードとランダムなデータコードが偶然一致した場合、情報コードの送受信を行なう上記の送受信回路は、ランダムなデータコードを情報コードと誤認する可能性がある。

【0061】そこで、本発明の送受信回路は、情報コードが存在するか否かを判別するフラグ信号を利用することにより、ランダムなデータコードを情報コードと誤認することを防止できる。

【0062】また、本発明の情報機器は、上記の送受信回路を備えることを特徴とする。

【0063】これにより、ネットワークを自動的に再構成する際に生じる種々の問題点を、情報機器どうしが種々の情報を送受信することにより解決することができる。

【0064】また、本発明の情報通信ネットワークは、複数の前記情報機器が接続されていることを特徴としている。

【0065】これにより、ネットワークを自動的に再構成する際に生じる種々の問題点を、ネットワーク内で種々の情報を送受信することにより解決することができる。

【0066】

【発明の実施の形態】〔実施の形態1〕本発明の実施の一形態について図1～図3に基づいて説明する。なお、本実施形態では、IEEE1394-1995またはIEEE1394a-2000規格で用いられる送受信回路について説明する。また、後述する他の実施形態においても同様とする。

【0067】図1は、本実施形態にかかる送受信回路の概略構成を示すブロック図である。前記送受信回路10は、送信部と受信部とを備えており、該送信部は、PHYステートマシン11、Dilution生成回路12、BUS_RESET発生要求生成回路13、BUS_RESET待機要求生成回路14、マルチプレクサ15、および送信機16・19を備えており、該受信部は、受信機17・20およびDilution判別回路18を備える。

【0068】PHYステートマシン11は、IEEE1394規格に準拠したステートマシンであり、図16お

よび図17に示すようなアービトレーション信号(制御コード)を生成する。また、PHYステートマシン11は、マルチプレクサ15の制御等、各種の処理を行なう。

【0069】Dilution生成回路12は、図20に示すような、擬似乱数生成アルゴリズムで生成される擬似乱数を用いて、ランダムなデータコードを生成する。

【0070】BUS_RESET発生要求生成回路13は、BUS_RESET発生要求信号(情報コード)を生成し、BUS_RESET待機要求生成回路14は、BUS_RESET待機要求信号(情報コード)を生成する。

【0071】マルチプレクサ15は、制御信号を送信する際には、PHYステートマシン11からアービトレーション信号を、Dilution生成回路12からランダムなデータコードを、BUS_RESET発生要求生成回路13からBUS_RESET発生要求信号を、BUS_RESET待機要求生成回路14からBUS_RESET待機要求信号をそれぞれ受信し、PHYステートマシン11の制御により、何れかの信号を選択して送信機16に送信する。

【0072】送信機16は、受信した信号を所定の形式に変換して、他の送受信回路10に送信する。送信機16は、例えば光通信ではLED(発光ダイオード)、LD(レーザダイオード)が用いられるが、この限りではない。

【0073】受信機17は、他の送受信回路10から受信した信号を所定の形式に変換して、Dilution判別回路18に送信する。受信機17は、例えば光通信ではフォトダイオードが用いられるが、この限りではない。

【0074】Dilution判別回路18は、受信した信号が、ランダムなデータコード、アービトレーション信号、BUS_RESET発生要求信号、およびBUS_RESET待機要求信号の何れであるかを判別し、ランダムなデータコード以外の信号をPHYステートマシン11に送信する。

【0075】送信機19は、PHYステートマシン11から受信した信号を所定の形式に変換して、他の送受信回路10に送信する。受信機20は、他の送受信回路10から受信した信号を所定の形式に変換して、PHYステートマシン11に送信する。

【0076】上記構成の送受信回路10を備える2台のノードN1・N2が、図2(a)に示すように接続されているとする。なお、ノードN1がルートノードであるとする。この状態において、ノードN1・N2内の送受信回路10は、制御信号を送信する際には、図3のフォーマットF10に示すように、アービトレーション信号を送信するタイミングの場合には、マルチプレクサ15

がPHYステートマシン11からのアービトレーション信号を選択し、送信すべきデータがなく、かつアービトレーション信号を送信するタイミングではない場合には、マルチプレクサ15がDilution生成回路12からのランダムなデータコードを選択して、送信機16を介して、相手のノードに送信する。

【0077】次に、ノードN3がノードN2に接続され、図2(b)に示すようなトポロジに変化した場合を考える。このとき、ノードN2のPHYステートマシン11は、受信機20を介して信号を受信することによりノードN3が接続されたことを検知すると、自己のノードN2がルートノードではないため、図3(b)に示すように、ランダムなデータコードを送信するDilution期間の一部をBUS_RESET発生要求信号を送信する期間に割り当てたフォーマットF11となるように、マルチプレクサ15を制御する。これにより、ルートノードN1にフォーマットF11を有する制御信号が送信される。

【0078】一方、ルートノードN1は、前記フォーマットF11を有する制御信号を受信すると、Dilution判別回路18にてBUS_RESET発生要求信号を検知したことをPHYステートマシン11に通知する。

【0079】ここで、例えば、ルートノードN1がテレビ受信機であり、ノードN2がビデオレコーダであり、ルートノードN1からのビデオ出力をノードN2が録画中である場合、ルートノードN1のPHYステートマシン11は、図3(c)に示すように、ランダムなデータコードを送信するDilution期間の一部をBUS_RESET待機要求信号を送信する期間に割り当てたフォーマットF12となるように、マルチプレクサ15を制御する。これにより、ルートノードN1からノードN2にフォーマットF12を有する制御信号が送信される。

【0080】一方、ノードN2は、前記フォーマットF12を有する制御信号を受信すると、Dilution判別回路18にてBUS_RESET待機要求信号を検知したことをPHYステートマシン11に通知する。このとき、ノードN2のPHYステートマシン11は、BUS_RESETを送信せず、ルートノードN1からBUS_RESETを受信することを待機する。

【0081】前記録画が終了すると、ルートノードN1は、アービトレーション信号であるBUS_RESETをノードN2に送信して、図2(b)に示すトポロジを有するネットワークに再構成される。

【0082】従って、本実施形態の送受信回路10を用いて、Dilution期間にBUS_RESET発生要求信号またはBUS_RESET待機要求信号を割り当てて送受信することにより、システムが予期しないBUS_RESETが発生することを抑制でき、アプリケ

ーションの安定動作を図ることができる。

【0083】〔実施の形態2〕次に、本発明の他の実施の形態について、図4～図8に基づいて説明する。本実施形態は、ループ検出機能を有する送受信回路である。

【0084】図4は、本実施形態にかかる送受信回路の概略構成を示すブロック図である。前記送受信回路30は、送信部と受信部とを備えており、該送信部は、PHYステートマシン31、ループ検出用ビット列レジスタ32、Dilution生成回路33・38、マルチプレクサ34・40、および送信機35・41を備えており、該受信部は、受信機36・42、ループ検出用ビット列検出回路37・43、および比較回路39を備えている。

【0085】図4に示す送受信回路30におけるPHYステートマシン31、Dilution生成回路33・38、マルチプレクサ34・40、送信機35・41、および受信機36・42は、それぞれ図1に示す送受信回路10におけるPHYステートマシン11、Dilution生成回路12、マルチプレクサ15、送信機16・19、および受信機17・20と同様の構成であるので、その説明を省略する。

【0086】PHYステートマシン31は、送受信回路30からアービトレーション信号を送信する場合は、図5(a)に示すように、アービトレーション信号を送信する合間にDilution信号を送信するフォーマットF20となる制御信号を送信し、さらにループ検出用ビット列を送信する場合は、Dilution信号を送信する期間の一部にループ検出用ビット列を送信するフォーマットF21となる制御信号を送信するように、マルチプレクサ34・40を制御する。

【0087】ループ検出用ビット列レジスタ32は、ループ検出用ビット列を格納するとともに、ループ検出用ビット列をマルチプレクサ34・40および比較回路39に送信する。ループ検出用ビット列は、個々のノードを識別するために、ノード固有のものであり、かつ、各ノードのループ検出用ビット列と重複しないものであることが望ましい。例えば、図6に示すような、IEEE1394規格にて採用されているEUI-64(Extended Unique Identifier, 64bit)等のノード固有の識別子を、該識別子を格納したROM(Read Only Memory)からループ検出用ビット列レジスタ32に転送して、ループ検出用ビット列として使用することが望ましい。

【0088】ループ検出用ビット列検出回路37・43は、受信した信号のうち、Dilution期間の信号にループ検出用ビット列が含まれるか否かを調べ、ループ検出用ビット列を検出すると、検出したループ検出用ビット列を比較回路39に送信するとともに、他のポートのマルチプレクサ40・34にそれぞれ送信する。

【0089】比較回路39は、ループ検出用ビット列レジスタ32からの自己のループ検出用ビット列と、ループ

検出用ビット列検出回路37・43からの受信したループ検出用ビット列とを比較し、その比較結果をPHYステートマシン31に送信する。

【0090】PHYステートマシン31が比較回路39から比較結果を受信したときのPHYステートマシン31の処理について、図8に基づいて説明する。自己のループ検出用ビット列が、受信したループ検出用ビット列よりも大きい場合には、自己のループ検出用ビット列を、ループ検出用ビット列を受信したポートとは別のポートから送信するように、マルチプレクサ40・34を制御する(ステップS10)。

【0091】また、自己のループ検出用ビット列が、受信したループ検出用ビット列よりも小さい場合には、受信したループ検出用ビット列を、受信したポートとは別のポートから送信するように、マルチプレクサ40・34を制御する(ステップS11)。さらに、受信したポートからは、以後、自己のループ検出用ビット列を送信しないように、マルチプレクサ40・34を制御する(ステップS12)。

【0092】そして、自己のループ検出用ビット列が、受信したループ検出用ビット列と等しい場合には、ループを検出したと判断する(ステップS13)。

【0093】ところで、OP i.LINK(登録商標)規格の場合、送受信回路が或るポートから信号を所定期間受信していないと、該ポートの接続が切断されるようになっている。従って、ステップS13によりループを検出した場合に、自己のループ検出用ビット列を送信したポートまたは受信したポートの何れかに対して、連続信号F20の送信を停止することにより、送信を停止したポートの接続が切断されて、ループが解消される(ステップS14)。

【0094】上記構成の送受信回路30を備える3台のノードN1～N3が、図7(a)に示すように接続されているとする。この状態において、各ノードN1～N3内の送受信回路30は、図5のフォーマットF20に示すように、アービトレーション信号を送信するタイミングの場合には、マルチプレクサ34・40がPHYステートマシン31からのアービトレーション信号を選択し、送信すべきデータがなく、かつアービトレーション信号を送信するタイミングではない場合には、マルチプレクサ15がDilution生成回路33・38からのランダムなデータコードを選択して、送信機35・41を介して、相手のノードに送信する。

【0095】次に、ノードN3がノードN1に接続されて、図7(b)に示すようなトポロジに変化した場合を考える。このとき、BUS_RESETフェーズによりネットワークが初期化され、TREE_IDフェーズによりノード間の親子決めが行なわれる。

【0096】このとき、各ノードN1～N3内の送受信回路30のPHYステートマシン31は、図5(b)に

示すフォーマットF21に自己のループ検出用ビット列を格納して、何れか一方または両方のポートに送信する。次に、各ノードN1～N3内の送受信回路30は、ループ検出用ビット列を格納した信号を受信すると、ループ検出用ビット列検出回路37・43にてループ検出用ビット列を検出し、比較回路39にて自己のループ検出用ビット列と比較して、PHYステートマシン31にて、図8に示すように、その大小関係に基づいて処理される。

【0097】例えば、ノードN1のループ検出用ビット列が00、ノードN2のループ検出用ビット列が01、かつノードN3のループ検出用ビット列が10であると、ノードN3からノードN2にループ検出用ビット列10を送信したとする。

【0098】この場合、ノードN2は、受信したループ検出用ビット列10の方が自己のループ検出用ビット列01よりも大きいから、受信したループ検出用ビット列10をノードN3とは別のノードN1に送信する。次に、ノードN1は、ノードN2から受信したループ検出用ビット列10の方が自己のループ検出用ビット列00よりも大きいから、受信したループ検出用ビット列10をノードN2とは別のノードN3に送信する。

【0099】次に、ノードN3は、ノードN1から受信したループ検出用ビット列10と自己のループ検出用ビット列10とが同じであるから、ループが検出されたと判断する。そして、ノードN3は、自己のループ検出用ビット列10を送信したノードN2、または自己のループ検出用ビット列10を受信したノードN1の何れかへの連続信号の送信を停止することにより、ノードN3とノードN2との接続、またはノードN3とノードN1との接続が切断されて、ループ状態が解消される。

【0100】従って、本実施形態の送受信回路30は、Dilution信号の送信期間の一部にループ検出用ビット列を送信し、受信したループ検出用ビット列と自己のループ検出用ビット列との大小関係に基づいて、何れかのループ検出用ビット列を、ループ検出用ビット列を受信したポートとは別のポートから送信することにより、ループ状態を検出することができる。

【0101】また、ループ状態を検出すると、自己のループ検出用ビット列を送信したポートまたは受信したポートの何れかの連続信号の送信を停止することにより、容易にループ状態を解除することができる。

【0102】また、受信したループ検出用ビット列が自己のループ検出用ビット列よりも大きい場合には、受信したポートを介して通信を行なうノードの中には、自己のループ検出用ビット列よりも大きいループ検出用ビット列を有するノードが存在するから、自己のループ検出用ビット列では、ループ状態を検知することができない。

【0103】従って、図8にステップS12にて示すよ

うに、受信したループ検出用ビット列が自己のループ検出用ビット列よりも大きい場合には、受信したポートからは、以後、自己のループ検出用ビット列を送信しないようにすることにより、Dilution信号の送信期間を、図5(a)に示すように、元に戻すことができ、これにより、ループ状態の検出のため、Dilutionの効果が高減することを防止することができる。

【0104】なお、本実施形態では、ループ検出用ビット列が大きい方を送信することとしているが、反対に、ループ検出用ビット列が小さい方を送信することとしても本実施形態の効果を得ることができる。

【0105】また、IEEE1394規格では、前述のように、ループ状態を形成しているノード間では、PARENT_NOTIFYの送受信が行なわれないため、送受信されるアービトレーション信号は、BUS_RESETとIDLEのみである(図16および図17を参照)。

【0106】従って、アービトレーション信号として、BUS_RESETとIDLEを送信するときのみ、ループ検出用ビット列を送信するように、PHYステートマシン31がマルチプレクサ34・40を制御しても、本実施形態の作用および効果を実現できる。また、BUS_RESETとIDLEを送信するとき以外は、Dilution信号の送信期間を、図5(a)に示すように、元に戻すことができるから、ループ状態の検出のため、Dilutionの効果が高減することを防止することができる。

【0107】また、前述のように、ネットワークのトポロジ上にループが発生するのは、ノードの追加・削除によりトポロジが変化したときに限られ、IEEE1394規格では、この場合、常にBUS_RESETが送受信される。また、前述のように、TREE_IDフェーズが終了するという事は、ループが無かったか、あるいは、ループが解消されたときに限られる。

【0108】従って、BUS_RESETが送受信されてから、TREE_IDフェーズが終了するまでの期間のみ、ループ検出用ビット列を送信するように、PHYステートマシン31がマルチプレクサ34・40を制御しても、本実施形態の作用および効果を実現できる。また、前記期間以外は、Dilution信号の送信期間を、図5(a)に示すように、元に戻すことができるから、ループ状態の検出のため、Dilutionの効果が高減することを防止することができる。

【0109】〔実施の形態3〕次に、本発明のさらに他の実施の形態について、図9～図10に基づいて説明する。なお、前記した実施の形態で説明した構成と同様の機能を有する構成には、同一の符号を付して、その説明を省略する。

【0110】図9は、本実施形態の送受信回路の概略構成を示すブロック図である。本実施形態の送受信回路5

0は、図4に示す実施形態の送受信回路30に比べて、親子決めが終了したポートの数をカウントするカウンタ52を追加した点と、PHYステートマシン31の処理動作とは異なる処理動作を行なうPHYステートマシン51を備える点が異なり、その他の構成は同様である。

【0111】図10は、前記送受信回路50のPHYステートマシン51におけるループ検出のための処理動作を示すフローチャートである。図10に示す処理動作は、図8に示す処理動作に比べて、ループ検出用ビット列を送信するステップS10・S11の前に、ループ検出用ビット列を送信すべきポートからPARENT_NOTIFYを受信しているか否かを判断するステップS20・S21が追加されている点が異なり、その他のステップは同様である。

【0112】前記判断するステップS20・S21では、ループ検出用ビット列を送信すべきポートからPARENT_NOTIFYを受信していない場合には、次の送信処理ステップS10・S11を行ない、受信している場合には、前記送信処理ステップS10・S11を行なうことなく終了する。

【0113】また、PHYステートマシン51は、PARENT_NOTIFYを受信し、受信したポートからCHILD_NOTIFYを送信することにより親子決めが終了したポートの数をカウンタ52によりカウントし、該カウント数が（自己の有するポートの数）-1（図9の場合では、1）になった時点で、自己のノードがループ状態を形成していないと判断して、次のBUS_RESETが送受信されるまで、親子決めの終了していない残り1つのポートからループ検出用ビット列を送信しないように、マルチプレクサ34・40を制御する。

【0114】前述のように、ループが形成されると、ループを構成するノードからPARENT_NOTIFYが送信されないため、SELF_IDフェーズが終了しない問題点が生じる。逆に言うと、PARENT_NOTIFYを送信するノードは、ループを構成するノードではないといえる。

【0115】従って、上記構成の送受信回路50において、PARENT_NOTIFYを受信したポートに、ループ検出用ビット列を送信しないように、PHYステートマシン51がマルチプレクサ34・40を制御しても、図4に示す実施形態の送受信回路30と同様の効果を得ることができる。

【0116】また、PARENT_NOTIFYを受信した後、BUS_RESETを送受信するまで、PARENT_NOTIFYを受信したポートには、ループ検出用ビット列を送信しないから、Dilution信号の送信期間を、図5(a)に示すように、元に戻すことができる。これにより、ループ状態の検出のため、Dilutionの効果が低減することを防止することがで

きる。

【0117】また、前記カウンタ52のカウント数が（自己の有するポートの数）-1になった時点で、自己のノードがループ状態を形成していないと判断できるから、親子決めの終了していない残り1つのポートからループ検出用ビット列を送信しないことにより、Dilution信号の送信期間を、図5(a)に示すように、元に戻すことができる。これにより、ループ状態の検出のため、Dilutionの効果が低減することを防止することができる。

【0118】〔実施の形態4〕次に、本発明のさらに他の実施の形態について、図11および図12に基づいて説明する。なお、前記した実施の形態で説明した構成と同様の機能を有する構成には、同一の符号を付して、その説明を省略する。

【0119】図11は、本実施形態の送受信回路の概略構成を示すブロック図である。本実施形態の送受信回路60は、図4に示す実施形態の送受信回路30に比べて、ループの検出を開始するタイミングを決定するループ検出開始決定回路82を追加した点と、PHYステートマシン31の処理動作とは異なる処理動作を行なうPHYステートマシン61を備える点が異なり、その他の構成は同様である。

【0120】PHYステートマシン61は、BUS_RESETを送受信したか否か、PARENT_NOTIFYを送受信したか否かをループ検出開始決定回路82に知らせるとともに、ループ検出開始決定回路82からループ検出の開始決定を受信する。PHYステートマシン61は、前記ループ検出の開始決定を受信すると、前記PHYステートマシン31と同様のループ検出動作を行なう。

【0121】図12は、ループ検出開始決定回路82における処理動作を示すフローチャートである。まず、BUS_RESETの送受信があったことをPHYステートマシン61から通知されることにより、処理動作を開始する（ステップS31）。

【0122】次に、PARENT_NOTIFYを送受信したか否かを判断する（ステップS32）。PARENT_NOTIFYを送受信したときには、BUS_RESETを再び送受信するまで待機した後、ステップS32に戻る。ループのない正常なバス接続の場合は、ステップS32の待機状態となる。

【0123】また、PARENT_NOTIFYを送受信しないときには、BUS_RESETを再び送受信したか否かを判断する（ステップS34）。BUS_RESETを送受信していない場合には、ステップS32に戻り、送受信した場合には、ループが存在する可能性があるとして判断して、PHYステートマシン61にループ検出の処理動作を開始するように通知する。

【0124】IEEE1394規格では、ループが形成

された場合、PARENT_NOTIFYが送信されないために、IDLEの送受信が行なわれ、所定時間経過後にBUS_RESETが送受信され、その後も、ループが解消されるまで、IDLEとBUS_RESETの繰り返しとなる。

【0125】従って、上記構成の送受信回路60は、BUS_RESETの送受信の後に、PARENT_NOTIFYの送受信が無いまま、再びBUS_RESETの送受信を行なった場合にのみ、ループが存在する可能性があるとして判断して、ループ検出の処理動作を開始しても、図4に示す実施形態の送受信回路30と同様の効果を得ることができる。

【0126】また、前記の場合にのみ、ループ検出の処理動作を開始して、ループ検出用ビット列を送信するから、前記の場合以外では、ループ検出用ビット列を送信せず、Dilution信号の送信期間を、図5(a)に示すように、元に戻すことができる。これにより、ループ状態の検出のため、Dilutionの効果が低減することを防止することができる。

【0127】〔実施の形態5〕次に、本発明のさらに他の実施の形態について、図13および図14に基づいて説明する。なお、前記した実施の形態で説明した構成と同様の機能を有する構成には、同一の符号を付して、その説明を省略する。

【0128】図13は、本実施形態の送受信回路の概略構成を示すブロック図である。本実施形態の送受信回路70は、図4に示す実施形態の送受信回路30に比べて、フラグ生成回路72・73と、フラグ検出回路74・75とを追加した点と、PHYステートマシン31の処理動作とは異なる処理動作を行なうPHYステートマシン71を備える点とが異なり、その他の構成は同様である。

【0129】フラグ生成回路72・73は、所定のビット列であるフラグ信号を生成して、マルチプレクサ34・40にそれぞれ送信する。マルチプレクサ34・40は、PHYステートマシン71の制御により、図14に示すフォーマットF30～F32の連続信号を送信するように、PHYステートマシン71からのアービトレーション信号、Dilution生成回路33からのDilution信号（ランダムなデータコード）、フラグ生成回路72からのフラグ信号、およびループ検出用ビット列レジスタ32からのループ検出用ビット列を選択する。

【0130】また、フラグ検出回路74・75は、受信した信号からフラグ信号の有無を検出して、PHYステートマシン71に通知する。PHYステートマシン71は、受信した信号にフラグ信号が無い場合は、受信した信号にループ検出用ビット列が無いと判断して、たとえば、比較回路39からループ検出用ビット列の大小関係が通知されたとしても、該通知を無視する。フラグ信号

が有る場合は、PHYステートマシン71は、受信した信号にループ検出用ビット列が有ると判断して、図4に示す送受信回路30と同様のループ検出処理を行なう。

【0131】上記構成の送受信回路70において、PHYステートマシン71は、マルチプレクサ34・40を制御して、図14(a)(b)に示すフォーマットF30・F31の連続信号を送信機35・41から送信する。

【0132】すなわち、アービトレーション信号を送信するタイミングでは、PHYステートマシン71からのアービトレーション信号を選択し、送信すべきデータがなくかつアービトレーション信号を送信すべきタイミングでない場合には、所定のタイミングで、フラグ生成回路72・73からのフラグ信号を選択し、ループ検出用ビット列レジスタ32からループ検出用ビット列を選択して、Dilution生成回路33からランダム・データコードを選択して、外部に送信する。

【0133】ここで、前記フラグ信号は、例えば、OP i.LINK（登録商標）規格の送受信回路に本実施形態を適用する場合には、図20に示すような、OP i.LINK（登録商標）規格にて定められたアルゴリズムで生成されないビット列で構成される必要があり、他の通信方式に適用する場合には、その通信方式で採用された擬似乱数生成アルゴリズムで生成されないビット列で構成される必要がある。

【0134】また、送受信回路70が信号を受信すると、フラグ検出回路74・75は、受信した信号からフラグ信号の有無を検出して、PHYステートマシン71に通知する。PHYステートマシン71は、受信した信号にフラグ信号が無い場合は、受信した信号にループ検出用ビット列が無いと判断して、たとえば、比較回路39からループ検出用ビット列の大小関係が通知されたとしても、該通知を無視する。一方、フラグ信号が有る場合は、PHYステートマシン71は、受信した信号にループ検出用ビット列が有ると判断して、図4に示す送受信回路30と同様のループ検出処理を行なう。

【0135】ところで、ループ検出機能を有する前記した実施形態の送受信回路を備えるノードAに、ループ検出機能を有さない送受信回路を備えるノードBが接続されているとすると、ノードBは、図14(a)に示すフォーマットF30の連続信号をノードAに送信する。このとき、Dilution信号の一部（ランダムなデータコード）が、ノードAのループ検出用ビット列と偶然一致した場合、ノードAは、ループが存在すると誤認して、ノードAの何れかのポートを切断するおそれがある。

【0136】このとき、本実施形態の送受信回路70を用いることにより、ループ検出用ビット列がDilution信号の送信期間の信号に含まれるか否かを示すフラグ信号をDilution信号の送信期間内の所定期

間に送信し、フラグ検出回路 74・75にてフラグの有無を検出することにより、ループ検出の処理を実行または停止するから、Dilutionのランダムなビット列をループ検出用ビット列と誤認することを防止できる。

【0137】なお、ループを構成しているノードのうち、ループ検出機能を有さないノードが1台でも有る場合には、ループ検出機能を有さないノードがループ検出用ビット列を送信しないから、以後、正常なループの検出を行なうことができないことになる。

【0138】そこで、上記構成の送受信回路 70において、PHYステートマシン 71は、フラグ検出回路 74・75によりフラグが検出されなかった場合には、該送受信回路 70に接続するノードが、ループ検出機能を有さないものであると判断して、以後、ループ検出用ビット列の送信を行なわないように制御すれば、ループ状態の検出のため、Dilutionの効果が低減することを防止することができる。

【0139】なお、上記の実施形態において、図 8および図 10に示すように、ループの検出動作を行なう際に、自己のループ検出用ビット列が、受信したループ検出用ビット列よりも小さい場合には、受信したループ検出用ビット列を、受信したポートとは別のポートから送信するように、マルチプレクサを制御する処理（ステップ S11）を行なっているが、このとき、ループ検出用ビットレジスタ 32に格納したループ検出用ビット列を、受信したループ検出用ビット列に更新する処理を追加してもよい。この場合、ループを構成するノードのループ検出用ビット列は全て同じになるから、ループを構成するノードを容易に発見できる。

【0140】

【発明の効果】以上のように、本発明のデータ通信方法は、ノード間でデータ信号および制御信号の送受信を行なうデータ通信方法であって、前記制御信号を送信する際には、所定の間隔で制御コードを送信するとともに、前記制御コードを送信するタイミング以外の所定のタイミングで情報コードを送信するものである。

【0141】これにより、制御信号を送信する際に、制御コードとともに情報コードを送受信することができるから、ノードは、種々の情報を送受信することができ、例えば、ネットワークを自動的に再構成する際に生じる種々の問題点を、送受信した種々の情報により解決できるという効果を奏する。

【0142】例えば、前記情報コードは、ネットワークの再構成を要求するコードであってもよい。この場合、ネットワークの再構成を要求するコードを情報コードとして送信することにより、各ノードがネットワークの再構成を即時に行なうべきかを判断でき、例えば、リアルタイム性の要求されるデータ転送のような、即時に行なうべき処理が終了した後に、ネットワークの再構

成を行なうことができるという効果を奏する。

【0143】さらに、前記情報コードは、ノードを識別する識別コードであってもよい。この場合、ノードは、あるポートから送信した自己の識別コードを別のポートから受信することにより、ループが形成されていることを検出できるという効果を奏する。

【0144】また、本発明の送受信回路は、以上のように、ノード間でデータ信号および制御信号の送受信を行なうためにノードに配備される送受信回路であって、前記制御信号となる制御コードおよび情報コードを生成するコード生成部と、前記コード生成部にて生成される前記制御コードおよび前記情報コードのうち何れか1つのコードを送信する制御部とを有する送信部と、受信した信号が、前記制御コードまたは前記情報コードであるか否かを判別する判別部を有する受信部とを備える構成である。

【0145】これによると、情報コードを送受信することにより、種々の情報を送受信することができ、例えば、ネットワークを自動的に再構成する際に生じる種々の問題点を、送受信した種々の情報により解決できるという効果を奏する。

【0146】例えば、前記情報コードは、ネットワークの再構成を要求するコードであってもよい。この場合、ネットワークの再構成を要求するコードを情報コードとして送信することにより、各送受信回路がネットワークの再構成を即時に行なうべきかを判断でき、例えば、リアルタイム性の要求されるデータ転送のような、即時に行なうべき処理が終了した後に、ネットワークの再構成を行なうことができるという効果を奏する。

【0147】さらに、前記情報コードは、送受信回路を識別する識別コードであってもよい。この場合、送受信回路は、あるポートから送信した自己の識別コードを別のポートから受信することにより、自己の送受信回路が、ループを構成するノードの1つであることを検出できるという効果を奏する。

【0148】さらに、本発明の送受信回路は、以上のように、上記の構成において、他の送受信回路に接続する複数のポートと、複数の前記ポートのうち或るポートから受信した識別コードと自己の識別コードとを比較する比較部とをさらに備えており、前記制御部は、受信した識別コードが自己の識別コードよりも大きい場合および小さい場合のうち、一方の場合には自己の識別コードを、他方の場合には受信した識別コードを、受信したポートとは別のポートから送信するとともに、等しい値である場合には他の送受信回路との間でループを形成していると判断する構成である。

【0149】これにより、ループを形成する送受信回路の1つであることを検出できるという効果を奏する。

【0150】さらに、本発明の送受信回路は、以上のように、上記の構成において、前記制御部が、受信した識

別コードを送信する場合には、受信したポートから自己の識別コードを送信しないように制御し、他の送受信回路との主従関係を決定する制御コードを受信したポートから自己の識別コードまたは受信した識別コードを送信しないように制御し、あるいは、前記主従関係が決定したポート以外のポートが残り1つである場合には、何れのポートからも自己の識別コードまたは受信した識別コードを送信しないように制御する構成である。

【0151】これにより、前記送信の無駄を省略できるという効果を奏する。また、情報コードを送信しない分、ランダムなデータコードを送信できるから、情報コードを送信することによるDilutionの効果の低減を抑えることができるという効果を奏する。

【0152】さらに、本発明の送受信回路は、以上のように、上記の構成において、前記制御部が、他の送受信回路との間でループを形成していると判断した場合には、自己の識別コードを送信したポートまたは受信したポートに対して、信号を送信しないようにすることにより、該ループを解除する構成である。

【0153】例えば、OP i.LINK（登録商標）規格のように、或るポートから信号を所定期間受信していないと、該ポートの接続が切断される仕様に前記送受信回路を適用することにより、ループを自動的に解消できるという効果を奏する。

【0154】さらに、本発明の送受信回路は、以上のように、上記の構成において、前記制御部が、ネットワークを初期化する際、または、他の送受信回路との主従関係を決定する際にのみ、情報コードとして識別コードを送信する構成である。

【0155】これによると、ループが形成される際、または、ループの形成により問題となる場合においてのみ、識別コードを送信することにより、送信の無駄を省略できるという効果を奏する。また、情報コードを送信しない分、ランダムなデータコードを送信できるから、情報コードを送信することによるDilutionの効果の低減を抑えることができるという効果を奏する。

【0156】さらに、本発明の送受信回路は、以上のように、上記の構成において、前記コード生成部が、情報コードが存在するか否かを判別するフラグ信号をさらに生成し、前記判別部が、受信した信号が前記フラグ信号であるか否かをさらに判別する構成である。

【0157】これによると、情報コードが存在するか否かを判別するフラグ信号を利用することにより、ランダムなデータコードを情報コードと誤認することを防止できる効果を奏する。

【0158】また、本発明の情報機器は、以上のように、上記の送受信回路を備える構成である。

【0159】これにより、ネットワークを自動的に再構成する際に生じる種々の問題点を、情報機器どうしが種々の情報を送受信することにより解決できるという効果

を奏する。

【0160】また、本発明の情報通信ネットワークは、以上のように、複数の前記情報機器が接続されている構成である。

【0161】これにより、ネットワークを自動的に再構成する際に生じる種々の問題点を、ネットワーク内で種々の情報を送受信することにより解決できるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の実施の一形態に係る送受信回路の概略構成を示すブロック図である。

【図2】新たなノードがリンクすることによりネットワークのトポロジが変化する様子を示すブロック図である。

【図3】図1に示す送受信回路が送受信する連続信号のフォーマットを示すブロック図である。

【図4】本発明の他の実施の形態に係る送受信回路の概略構成を示すブロック図である。

【図5】図4に示す送受信回路が送受信する連続信号のフォーマットを示すブロック図である。

【図6】ループ検出用ビット列に好適なEUI-64のフォーマットを示すブロック図である。

【図7】新たなノードがリンクすることによりネットワークのトポロジが変化して、ループが発生する様子を示すブロック図である。

【図8】図4に示す送受信回路のPHYステートマシンにおけるループ検出の処理動作を示すフローチャートである。

【図9】本発明のさらに他の実施の形態に係る送受信回路の概略構成を示すブロック図である。

【図10】図9に示す送受信回路のPHYステートマシンにおけるループ検出の処理動作を示すフローチャートである。

【図11】本発明のさらに他の実施の形態に係る送受信回路の概略構成を示すブロック図である。

【図12】図11に示す送受信回路のループ検出開始決定回路における処理動作を示すフローチャートである。

【図13】本発明のさらに他の実施の形態に係る送受信回路の概略構成を示すブロック図である。

【図14】図13に示す送受信回路が送受信する連続信号のフォーマットを示すブロック図である。

【図15】DS-LINK符号化方式を説明するためのタイミングチャートである。

【図16】IEEE1394規格における物理層で送信されるアービトレーション信号のライン状態とその意味を示す表である。

【図17】IEEE1394規格における物理層で受信されるアービトレーション信号のライン状態とその意味を示す表である。

【図18】あるネットワークにおけるノードの接続状態

を示すブロック図である。

【図19】送信信号および受信信号のフォーマットを示すブロック図であり、(a)が従来の方式のものであり、(b)がDilution方式のものである。

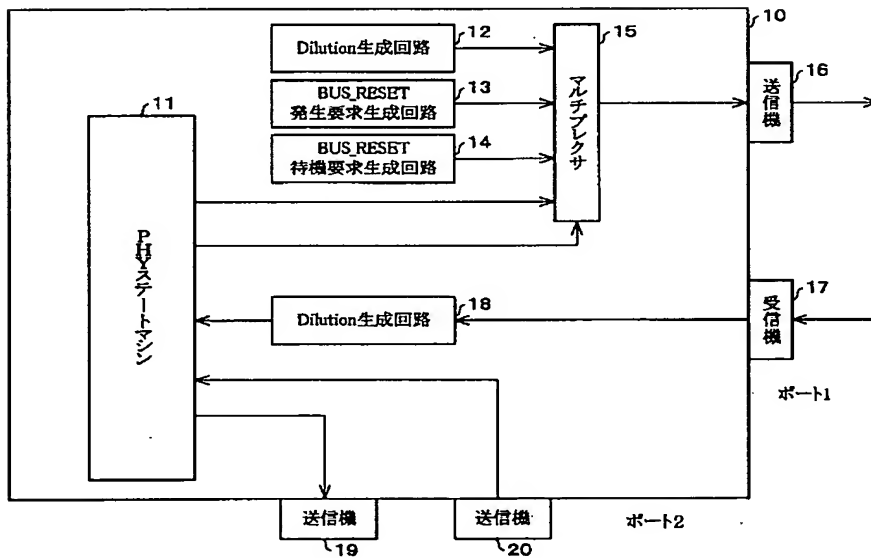
【図20】OP i.LINK（登録商標）Ver. 1.0規格にて規定されている、Dilutionで使用されるランダムデータを生成するための擬似乱数発生回路を示すブロック図である。

【符号の説明】

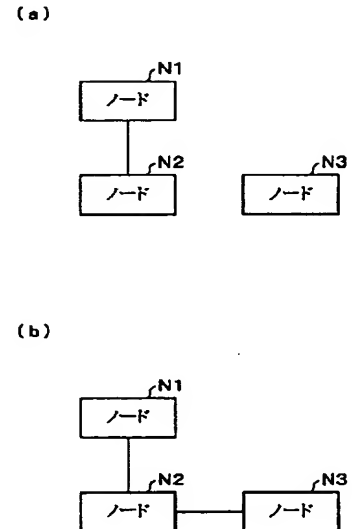
- 10 送受信回路
- 11 PHYステートマシン（コード生成部、制御部）
- 12 Dilution生成回路
- 13 BUS_RESET発生要求生成回路（コード生成部）
- 14 BUS_RESET待機要求生成回路（コード生成部）
- 15 マルチプレクサ
- 18 Dilution判別回路（判別部）
- 30 送受信回路
- 31 PHYステートマシン（コード生成部、制御部）
- 32 ループ検出用ビット列レジスタ（コード生成部）

- 33 Dilution生成回路
- 34 マルチプレクサ
- 37 ループ検出用ビット列検出回路（判別部）
- 38 Dilution生成回路
- 39 比較回路（比較部）
- 40 マルチプレクサ
- 43 ループ検出用ビット列検出回路（判別部）
- 50 送受信回路
- 51 PHYステートマシン（コード生成部、制御部）
- 52 カウンタ
- 60 送受信回路
- 61 PHYステートマシン（コード生成部、制御部）
- 62 ループ検出開始決定回路
- 70 送受信回路
- 71 PHYステートマシン（コード生成部、制御部）
- 72 フラグ生成回路（コード生成部）
- 73 フラグ生成回路（コード生成部）
- 74 フラグ検出回路（判別部）
- 75 フラグ検出回路（判別部）
- N1～N3 ノード

【図1】



【図2】

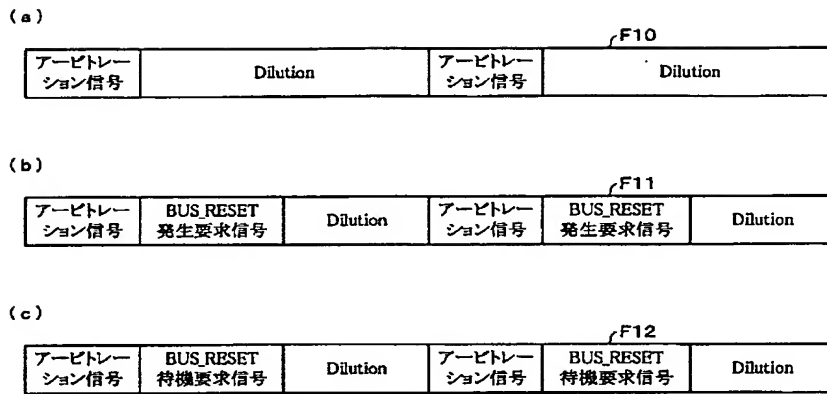


【図6】

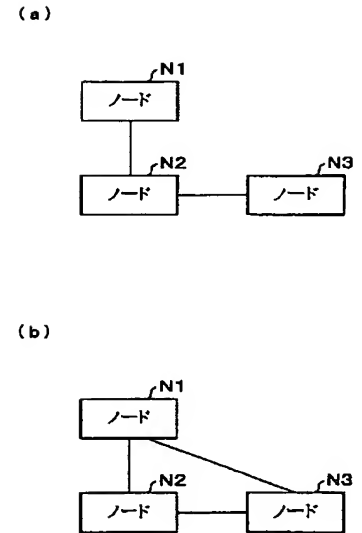


EUI-64(Extended Unique Identifier, 64bit)のフォーマット

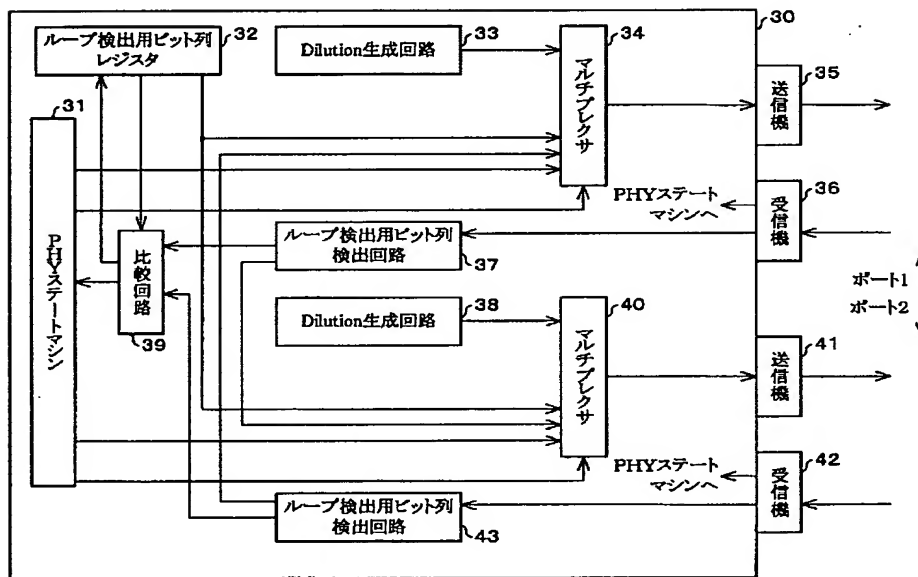
【図3】



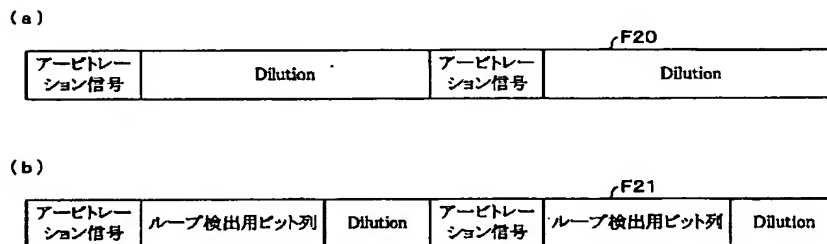
【図7】



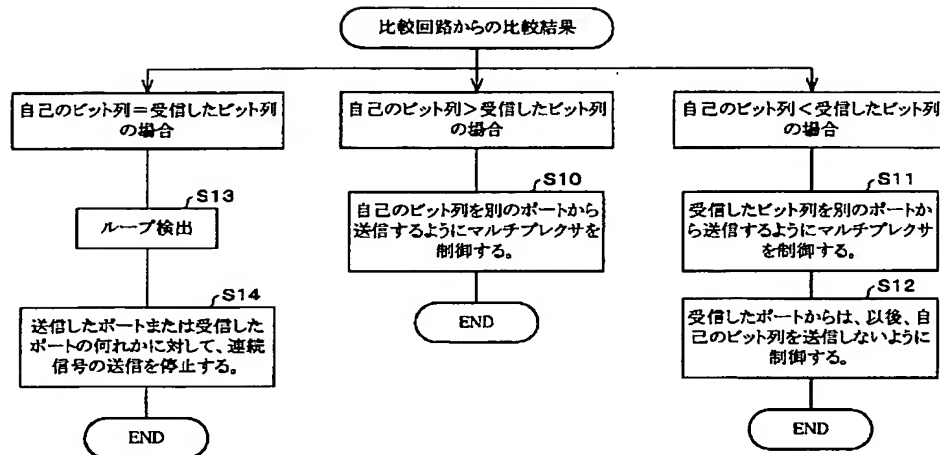
【図4】



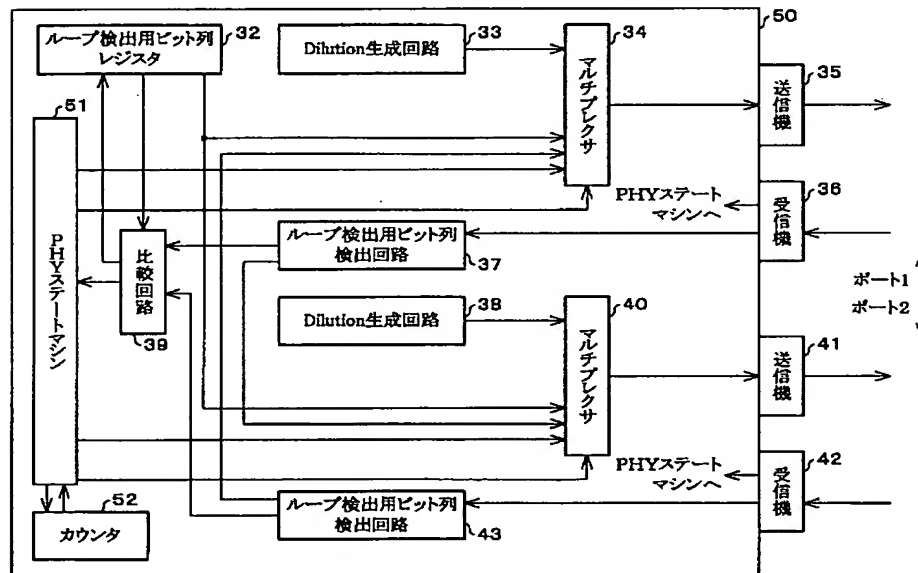
【図5】



【図8】

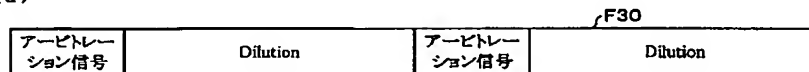


【図9】

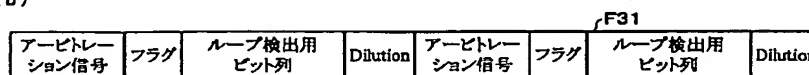


【図14】

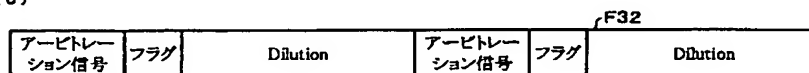
(a)



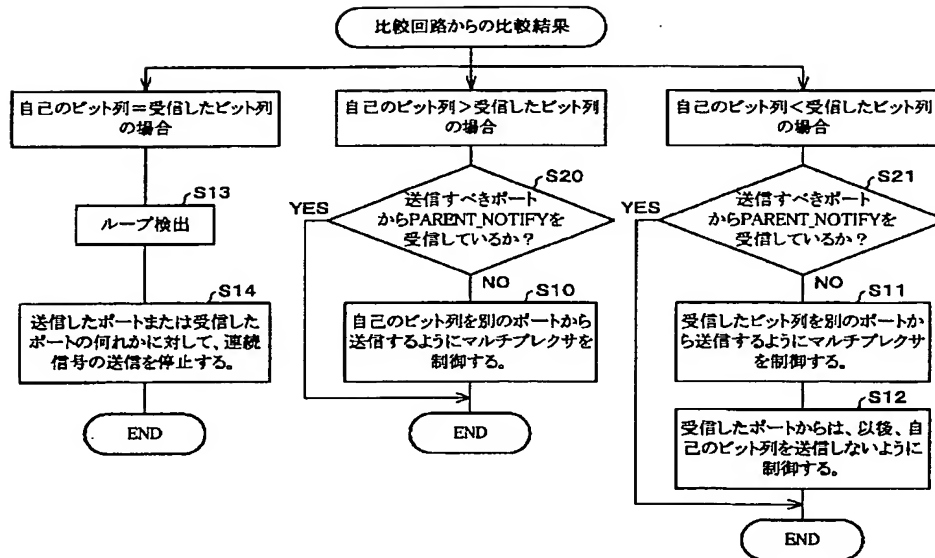
(b)



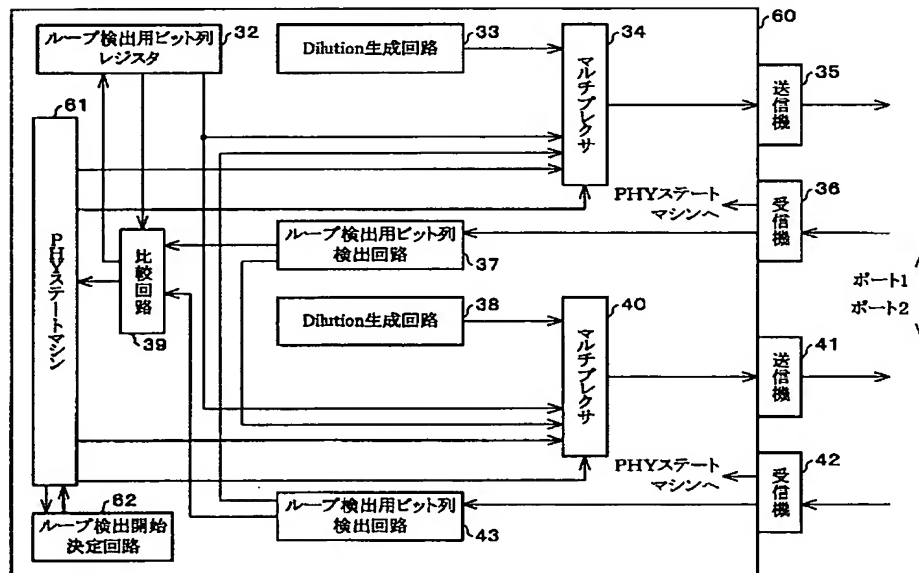
(c)



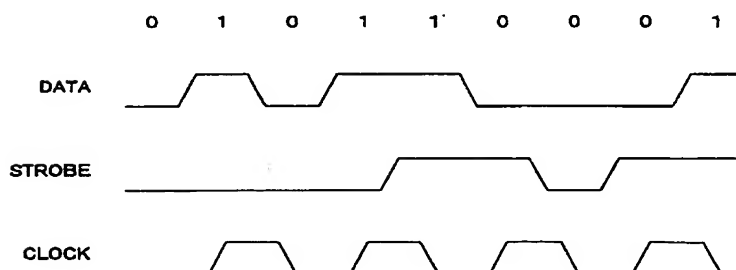
【図 1.0】



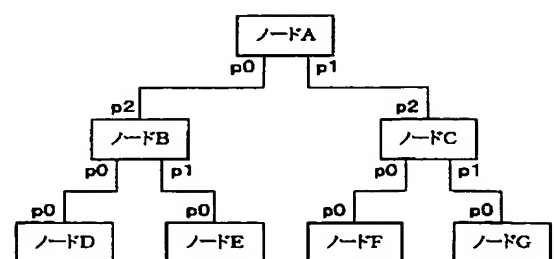
【图 1 1】



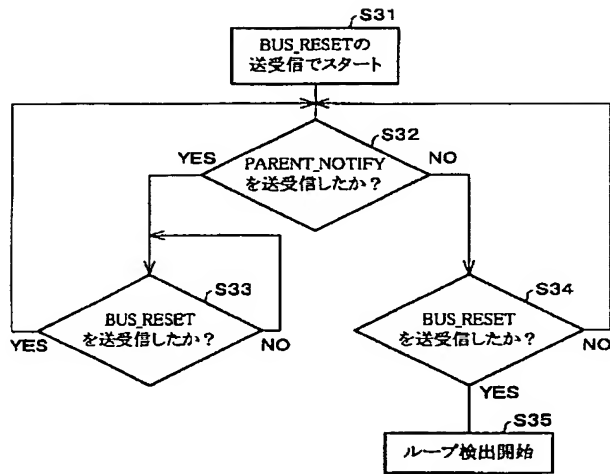
【図 15】



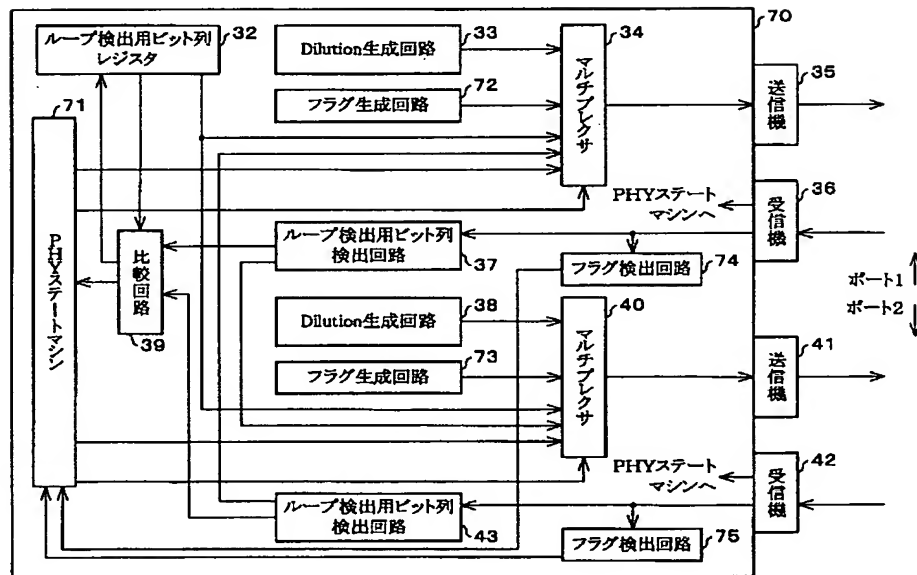
【図 18】



【図12】

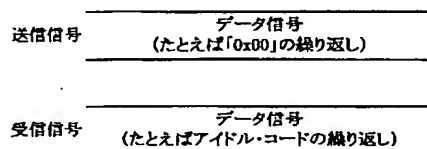


【図13】



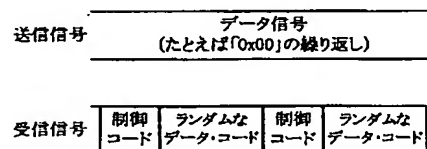
【図19】

(a) 従来方式



送信信号と受信信号の相関が高い

(a) Dilution方式



送信信号と受信信号の相関が低い

【図16】

送信アービトレーション信号		ライン状態名	備考
ARB_A_Tx	ARB_B_Tx		
Z	Z	IDLE	ギャップを示すために送信される
Z	0	TX_REQUEST	バスを要求するために親ノードに送信される
		TX_GRANT	バスが与えられた時に子ノードに送信される
Z	1	TX_PARENT_NOTIFY	ツリーIDフェーズにおいて親候補のノードに送信される
		TX_DISABLE_NOTIFY	接続先のポートをディセーブルするために送信される
0	0	TX_SUSPEND	接続先のポートをサスペンドするために送信される
0	1	TX_DATA_PREFIX	パケットデータの直前、又は連結されたサブアクションの パケットデータの直前に送信される
1	Z	TX_CHILD_NOTIFY	PARENT_NOTIFYを了解するために子ノードへ送信される
		TX_IDENT_DONE	セルフIDフェーズが完了したことを示すために親ノードへ送 信される
1	0	TX_DATA_END	パケット転送終了時に送信される
1	1	BUS_RESET	バスを再構築するために送信される

【図17】

受信アービトレーション信号		ライン状態名	備考
ARB_A_Rx	ARB_B_Rx		
Z	Z	IDLE	接続されている隣接ノードのPHYは動作していない
Z	0	RX_PARENT_NOTIFY	接続されている隣接ノードのPHYは子になろうとしている
		RX_REQUEST_CANCEL	接続している隣接ノードのPHYは要求を放棄した
Z	1	RX_IDENT_DONE	子のノードのPHYはセルフIDフェーズを完了している
0	Z	RX_SELF_ID_GRANT	親ノードのPHYはセルフIDのためにバスを与えている
		RX_REQUEST	子ノードのPHYはバスを要求している
0	0	RX_ROOT_CONTENTION	このノード及び接続されている隣接ノードのPHYは、両方とも 子のノードになろうとしている
		RX_GRANT	親ノードのPHYはバスの制御を与えている
		RX_SUSPEND	接続されている隣接ノードはこのノードをサスペンドしようとしている
0	1	RX_PARENT_HANDSHAKE	接続されている隣接ノードのPHYはPARENT_NOTIFYを了解してい る
		RX_DATA_END	接続されている隣接ノードのPHYはデータブロックの送信を終了し てバスを解放している
1	Z	RX_CHILD_HANDSHAKE	接続されている隣接ノードのPHYはTX_CHILD_NOTIFYを了解して いる
		RX_DISABLE_NOTIFY	接続されている隣接ノードのPHYはこのノードをディセーブルしよ うとしている
1	0	RX_DATA_PREFIX	接続されている隣接ノードのPHYは、パケットデータを送信しようとし ているか、又はデータブロックの送信を終了した後、さらにデータを 送信しようとしている
1	1	BUS_RESET	バスを再構築するために送信される

【図20】

